

内置延时高精度低功耗电压检测

■ 产品概述

LN709 系列是为微处理器和电子系统提供低功耗电压检测芯片，具高精度低温漂的特点。该系列产品检测电压基本涵盖大部分电子产品的需求。低静态电流是其重要的优点。产品系列中包含了 CMOS 输出和漏端开路的 N 管输出。由于内置延时，减少了应用电路中的外围器件。

■ 产品特点

- 高精度：± 2%
- 低功耗：小于 1.5μA
- 检测电压点：2.63V, 2.93V, 3.08V, 4.0V, 4.38V 和 4.63V
- 工作范围：0.7V ~6.0V
- 检测电压温度特性：±100ppm/°C(TYP.)
- 内置延时：典型值 50ms, 100ms, 200ms, 400ms 可选。
- 输出方式：N 管漏端开路或 CMOS

■ 产品订购信息

LN709 ①②③④⑤⑥⑦⑧

编号	表示	符号	描述
①	输出方式	C	CMOS 输出
		N	N管漏开路
② ③	检测电压	26	2.63V
		29	2.93V
		30	3.08V
		40	4.00V
		43	4.38V
		46	4.63V
④	输出延时	1	70ms-150ms
		2	330ms-500ms
		4	150ms-270ms
		5	30ms-80ms
⑤	检测精度	1	±2.0%
⑥	封装	M	SOT23-3L
		V	SOT23-3B
⑦	器件定位	R	卷带方向：正向
		L	卷带方向：反向
⑧	封装材料	G	无卤

■ 用途

- 微处理器复位电路
- 记忆体电池备份电路
- 电源上电复位电路
- 电源无效检测
- 系统电池寿命和充电电压监测
- 延迟电路

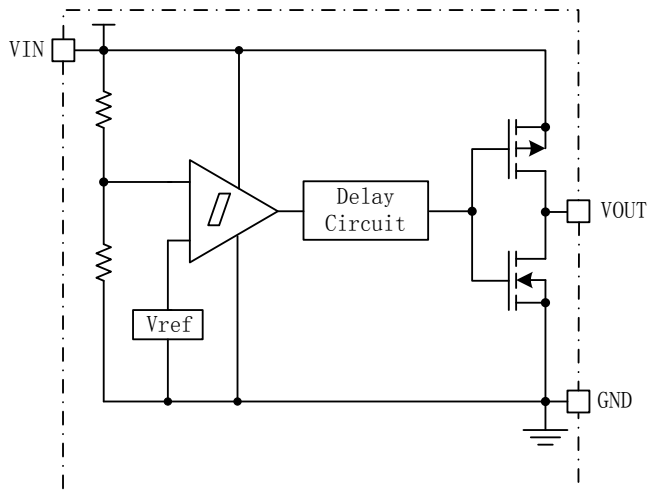
■ 封装

- SOT23-3L
- SOT23-3B

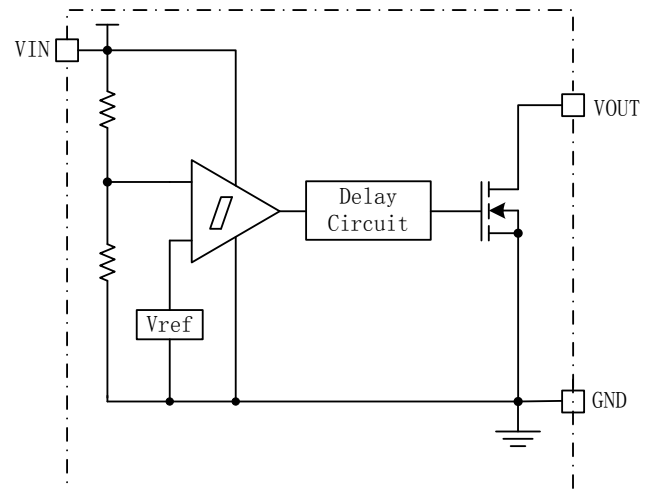
③ 表示输出延时

标号	延时
1	70ms-150ms
2	330ms-500ms
3	150ms-270ms
4	30ms-80ms

④ 表示批号 (基于内部标准)

功能框图


CMOS Output



N-ch Open Drain Output

绝对最大额定值

参数	符号	最大值	单位
输入电压	V_{IN}	6	V
输出电流	I_{OUT}	20	mA
输出电压	CMOS	$-0.3 \sim V_{IN} + 0.3$	V
	N管漏开路	$-0.3 \sim 6$	
操作温度范围	T_{opr}	$-30 \sim +85$	$^{\circ}\text{C}$
保存温度范围	T_{stg}	$-40 \sim +125$	$^{\circ}\text{C}$

■ 电学特性

(TA=25°C unless otherwise noted)

参数	符号	测试条件	最小值	典型值	最大值	单位	
检测电压	VDF	-	VDF(T) x 0.98	VDF(T)	VDF(T) x 1.02	V	
迟滞范围	VHYS	-	VDF x 0.003	VDF x 0.01	VDF x 0.02	V	
供给电流	ISS	VIN = 1.5V	-	1.0	1.2	μ A	
		VIN = 2.0V	-	1.0	1.3		
		VIN = 3.0V	-	1.1	1.3		
		VIN = 4.0V	-	1.1	1.3		
		VIN = 5.0V	-	1.2	1.5		
工作电压	VIN	VDF= 2.63V 至 4.63V	0.7	-	6	V	
输出电流	IOUT	N-ch VDF =0.5V	VIN = 1.5V	-	2	-	mA
			VIN = 2.0V	-	7	-	
			VIN = 3.0V	-	10	-	
			VIN = 4.0V	-	11	-	
			VIN = 5.0V	-	13	-	
		CMOS, P-ch VDF=2.63V VIN = 6.0V	-	-10	-		
监测电压温度特性	$\frac{\Delta V_{DF}}{\Delta T_{opr} \times V_{DF}}$	-	-	±100	-	ppm/°C	
瞬态延时 (VDR → VOUT 转换)	TDLY	LN709***1***	70	-	150	ms	
		LN709***2***	330	-	500	ms	
		LN709***4***	150	-	270	ms	
		LN709***5***	30	-	80	ms	

VDF (T): 检测电压点

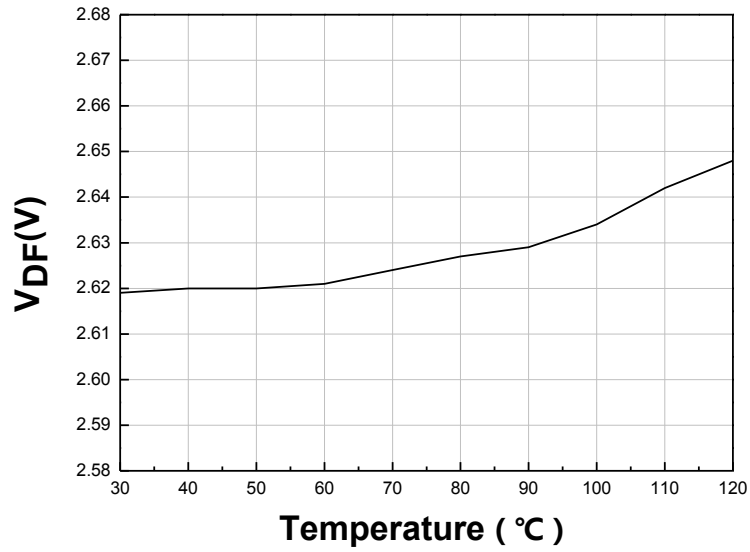
恢复电压: VDR = VDF + VHYS

注释: 由于延时电流会具有功耗, 在电压恢复后, 延时电路作用的时间内, 芯片总功耗将大于额定值

■ 典型特性曲线

1、温度特性

测试条件: $25^{\circ}\text{C} \leq \text{TEMP} \leq 120^{\circ}\text{C}$ ，VDF 为 2.63 版本：



■ 操作注释

● CMOS 输出（特别地注意第 4 点）

① 当 V_{in} 端输入电压高于释放电压release voltage (V_{DR})，这个电压将逐步降低。当 V_{in} 端输入电压高于检测电压detect voltage (V_{DF})，输出电压与输入电压相等。

注意N管漏开路输出方式中， V_{in} 高时为输出等效高阻，采用上拉电阻， V_{out} 应等于上拉电压。

② 当 V_{in} 下降至低于 V_{df} ， V_{out} 应该等于地电压。N管漏开路输出方式也是同样的功能。当 V_{in} 低于最低工作电压，输出 V_{out} 是不稳定的。N管漏开路输出方式中输出会被逐渐被上拉。

④ V_{in} 从地电位升起（不同于从高于最低工作电压的电位升起），在上升速度足够快的情况下， V_{out} 等于上拉电压，否则将等于地电位，经过延时后等于上拉电压。

⑤ V_{in} 高于释放电压后， V_{out} 将保持地电位直至内置延时结束。

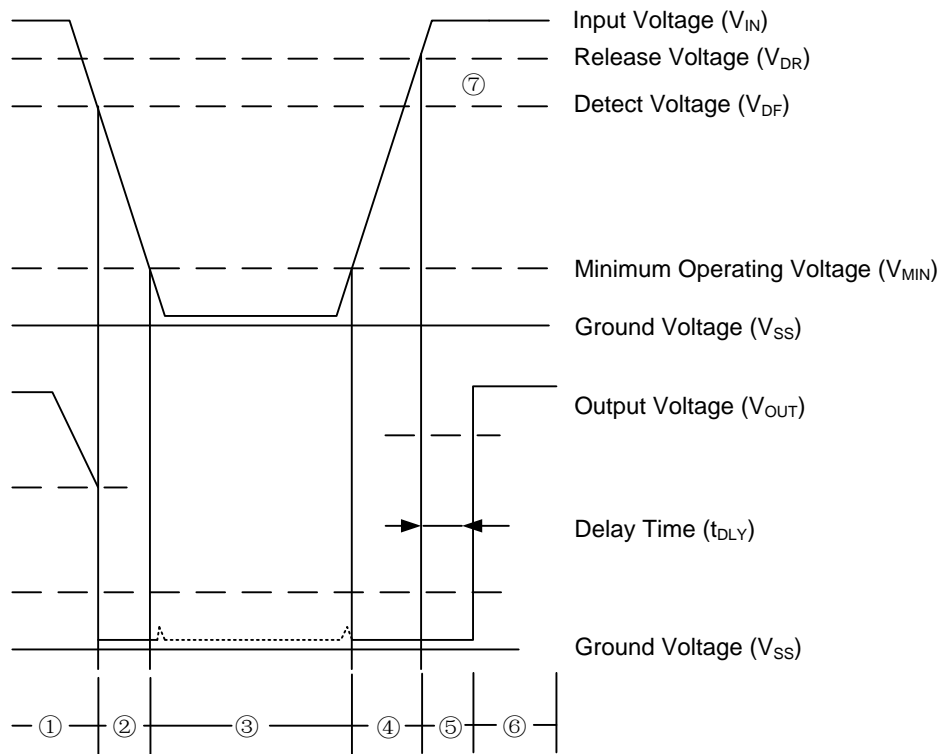
⑥ 延时结束后， V_{in} 将等于 V_{out} ，注意N管漏开路输出方式中，使用用上拉电阻才能实现此功能。

注意：

1. V_{DR} 与 V_{DF} 的区别在于 V_{DR} 为 V_{DF} 加迟滞电压

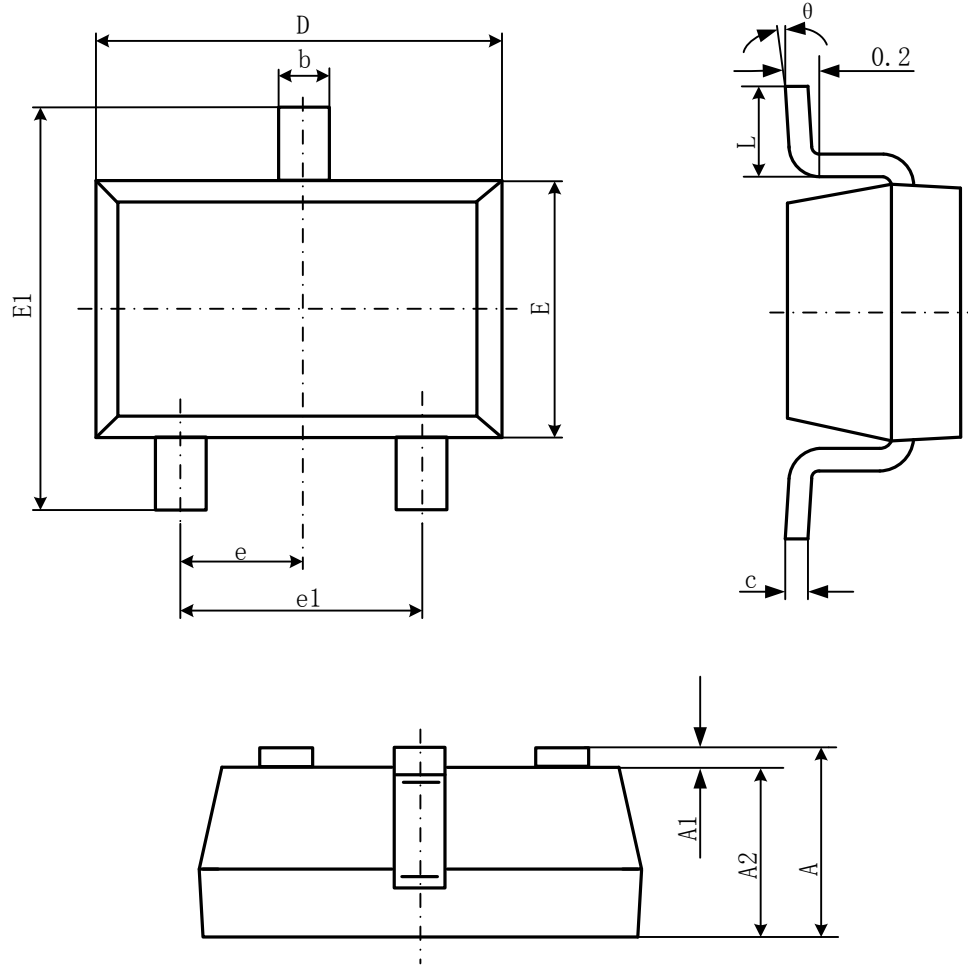
2. 内置延时(t_{DLY})表示 V_{in} 恢复至超过 V_{DF} 后，至输出 V_{out} 变为 V_{in} 的这段时间

● 时序



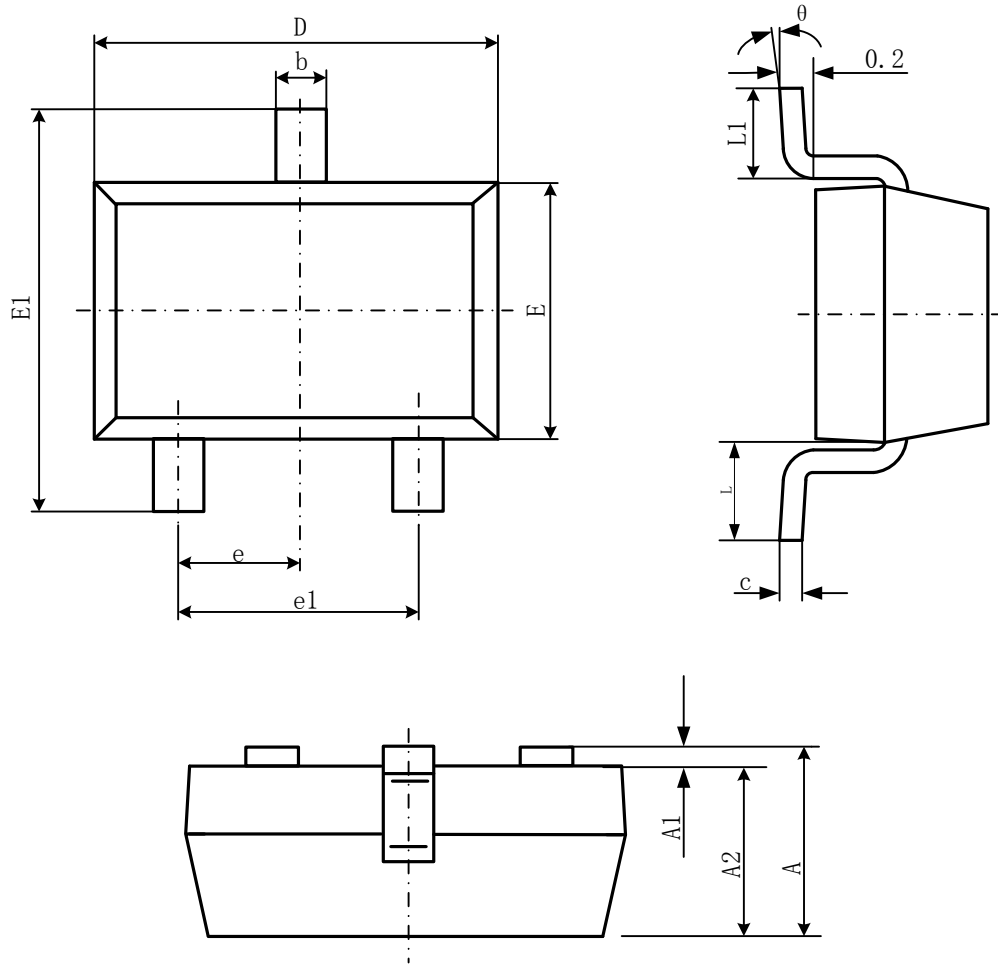
封装形式

- SOT23-3L



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.050	1.250	0.041	0.049
A1	0.000	0.100	0.000	0.004
A2	1.050	1.150	0.041	0.045
b	0.300	0.500	0.012	0.020
c	0.100	0.200	0.004	0.008
D	2.820	3.020	0.111	0.119
E	1.500	1.700	0.059	0.067
E1	2.650	2.950	0.104	0.116
e	0.950(BSC)		0.037(BSC)	
e1	1.800	2.000	0.071	0.079
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°

● SOT23-3B



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	0.900	1.150	0.035	0.045
A1	0.000	0.100	0.000	0.004
A2	0.900	1.050	0.035	0.041
b	0.300	0.500	0.012	0.020
c	0.080	0.150	0.003	0.006
D	2.800	3.000	0.110	0.118
E	1.200	1.400	0.047	0.055
E1	2.250	2.550	0.089	0.100
e	0.950(BSC)		0.037(BSC)	
e1	1.800	2.000	0.071	0.079
L	0.300	0.600	0.012	0.024
θ	0°	8°	0°	8°