



描述

AT8812C为打印机和其它电机一体化应用提供一种双通道集成电机驱动方案。AT8812C有两路H桥驱动，最大输出 $32V \pm 1.2A$ ，可驱动两路刷式直流电机，或者一路双极步进电机，或者螺线管或者其它感性负载。双极步进电机可以以整步、2细分、4细分运行，或者用软件实现高细分。

AT8812C的每一个桥的功率输出模块由N型功率MOSFET组成，叫作H桥驱动器。每个桥包含整流电路和限流电路。简单的并行数字控制接口，衰减模式可编程。

内部关断功能包含过流保护，短路保护，欠压锁定保护和过温保护，并提供一个错误输出管脚。

AT8812C提供一种带有裸露焊盘的ETSSOP28封装，能有效改善散热性能，且是无铅产品，符合环保标准。

应用

- POS 打印机
- 舞台灯光
- 办公自动化设备
- 游戏机
- 机器人

型号选择

产品型号	封装	包装
AT8812C	ETSSOP28	编带, 3000颗/盘

特点

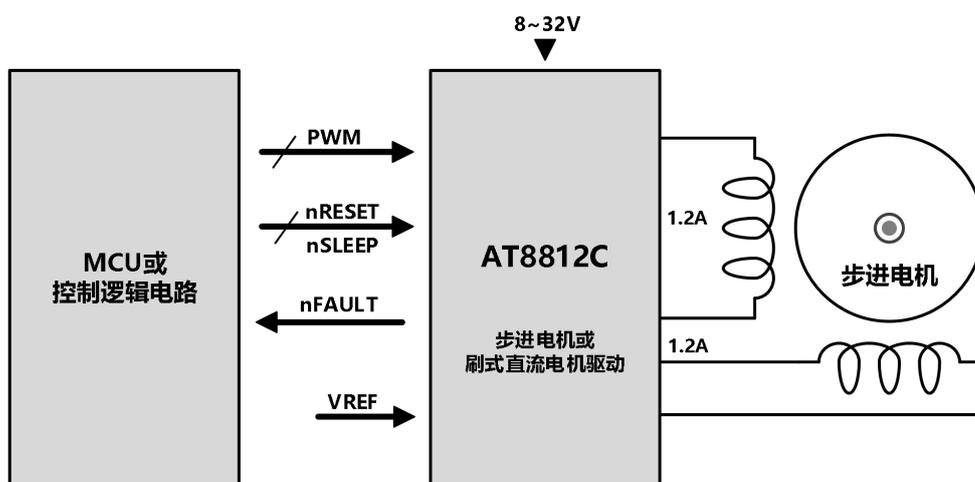
- 双通道H桥电流控制电机驱动器
- 驱动两路直流电机或者一个步进电机
- 低 $R_{DS(ON)}$ 电阻, 1.2Ω (HS+LS)
- 1.2A驱动输出
- 宽电压供电, 8V-32V
- 2 bits电流控制, 提供4个电流台阶
- 工业标准并行数字控制接口
- PWM绕组电流调节和限制
- 内部3.3V参考电压输出
- 过温关断电路
- 短路保护
- 欠压锁定保护

封装形式



ETSSOP28

典型应用原理图





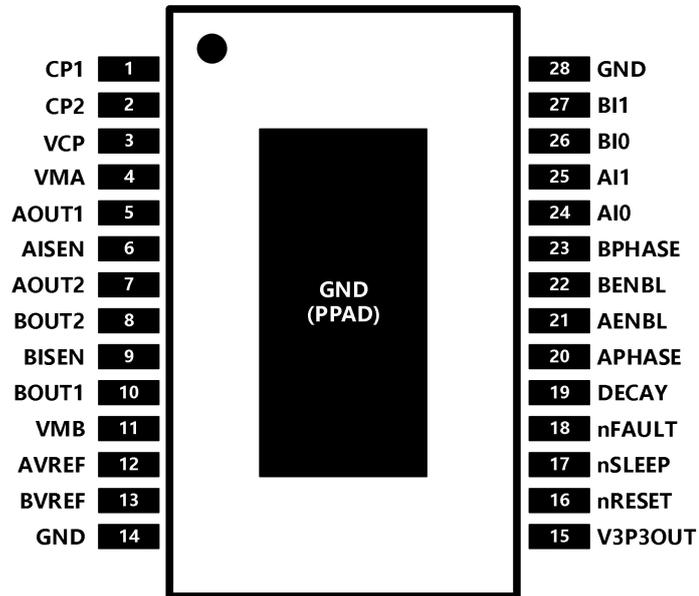
版本更新记录

日期	版本	内容
2017.08	V0.1	初始版本
2017.10	V1.0	更改参数
2018.01	V1.1	勘误
2019.12	V1.2	增加包装信息



管脚定义

TOP VIEW



管脚列表

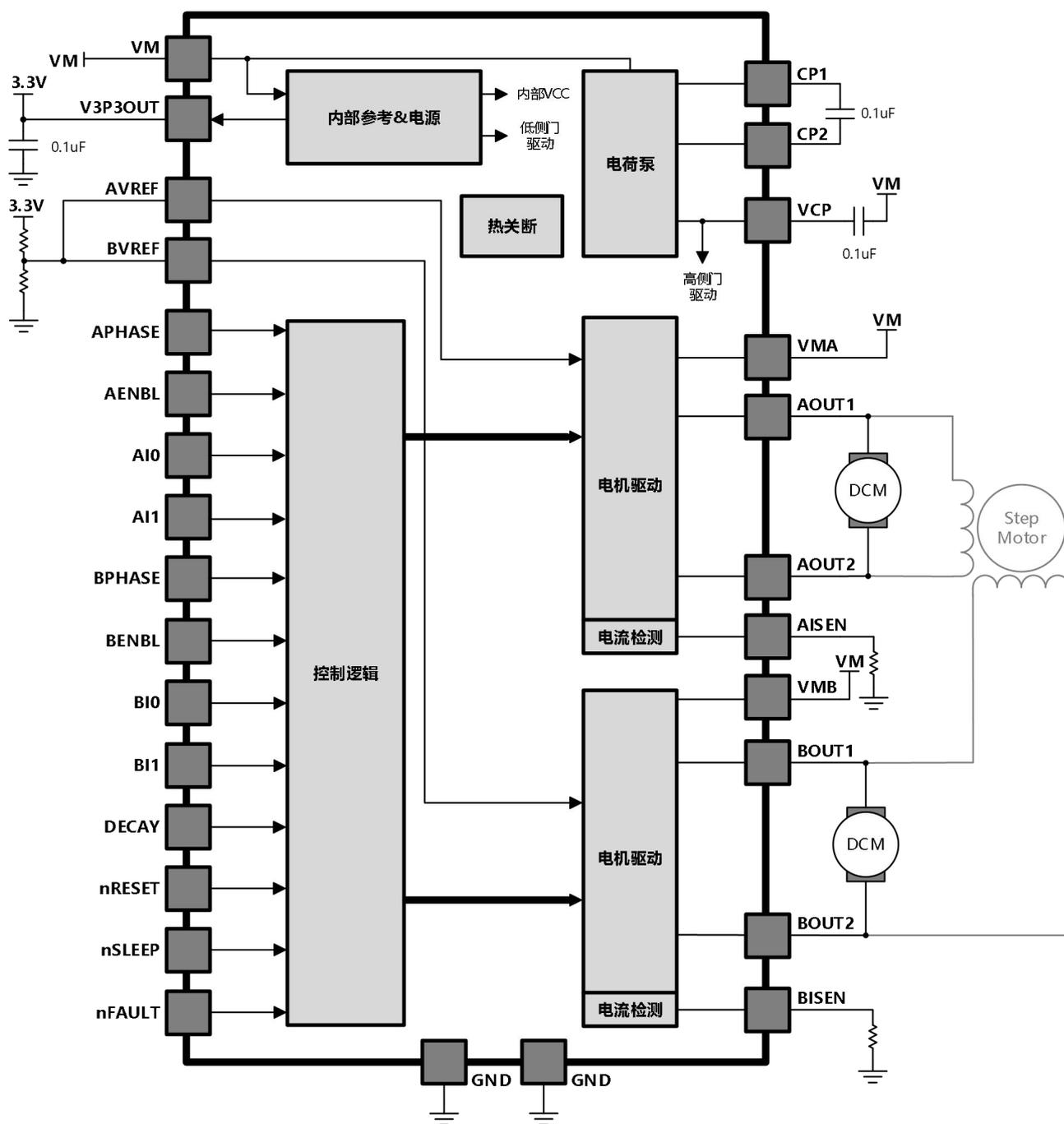
管脚名	管脚序号	管脚描述	外部元器件及连接
电源与地			
GND	14、28	芯片地	所有GND管脚和芯片裸焊盘需接到电源地
PPAD	-		
VMA	4	A H桥电源	电机电源，所有VM管脚需接在一起，且做好电源滤波
VMB	11	B H桥电源	
V3P3OUT	15	3.3V整流输出	外接0.1uF电容到地做滤波，可给参考电压VREF供电
CP1	1	电荷泵电容	两管脚间加0.1uF电容
CP2	2		
VCP	3	高侧栅极驱动	加0.1uF电容到VM
控制输入			
AENBL	21	A H桥使能输入	逻辑高电平，A H桥使能输出；逻辑低电平，A H桥输出关闭
APHASE	20	A H桥输出方向控制	逻辑高电平，AOUT1输出高，AOUT2输出低
AI0	24	A H桥电流设置	AI1 AI0 = 00 → 100% , 01 → 71% , 10 → 38% , 11 → 0%
AI1	25		
BENBL	22	B H桥使能输入	逻辑高电平，B H桥使能输出；逻辑低电平，B H桥输出关闭



BPHASE	23	B H桥输出方向控制	逻辑高电平，BOUT1输出高，BOUT2输出低
BI0	26	B H桥电流设置	BI1 BI0 = 00 → 100% , 01 → 71% , 10 → 38% , 11 → 0%
BI1	27		
nSLEEP	17	休眠模式输入	逻辑高电平，芯片正常工作；逻辑低电平，芯片进入低功耗休眠模式
DECAY	19	衰减模式选择输入	低电平=慢衰减；悬空=混合衰减；高电平=快衰减
nRESET	16	复位输入	高电平，芯片正常工作；低电平，芯片进入复位状态
AVREF	12	A H桥参考电压输入	参考电压输入，来设定驱动电流。可外接可编程DAC来实现高细分，或者接到固定参考电压（如V3P3OUT）。建议外接10nF电容到地
BVREF	13	B H桥参考电压输入	
状态输出			
nFAULT	18	错误状态输出	OD输出，若使用需外接上拉电阻。当出现过温或过流时，输出低电平
输出			
AISEN	6	A H桥 检流输入/地	A H桥检流端，接检流电阻到地，若不需要限流，直接接地
BISEN	9	B H桥 检流输入/地	B H桥检流端，接检流电阻到地，若不需要限流，直接接地
AOUT1	5	A H桥输出 1	A H桥输出， 定义正向电流为 AOUT1 → AOUT2
AOUT2	7	A H桥输出 2	
BOUT1	10	B H桥输出 1	B H桥输出， 定义正向电流为 BOUT1 → BOUT2
BOUT2	8	B H桥输出 2	



功能模块框图



电路工作极限 at $T_A = 25^\circ\text{C}$

参数	符号	测试条件	范围	单位
功率电源	VM		-0.3 – 35	V
输出电流	I_{OUT}		± 1.2	A
逻辑输入电压	V_{IN}		-0.7 to 7	V
Sense 电压	V_{SENSE}		-0.3 to 0.5	V
工作温度	T_A	Range S	-40 to 85	$^\circ\text{C}$
最大结温	$T_J(\text{max})$		150	$^\circ\text{C}$
储藏温度	T_{stg}		-55 to 150	$^\circ\text{C}$

热阻特性 at $T_A = 25^\circ\text{C}$

热计量	ETSSOP	单位
	28PINS	
θ_{JA} - 硅核到环境的热阻系数(*)	42	$^\circ\text{C}/\text{W}$

(*) 自然对流条件下硅核到环境的热阻系数是通过在 JESD51-7 中所指定的 JEDEC 标准高 K 值电路板上进行仿真模拟获得，环境条件如 JESD51-2a 中所述。

推荐工作条件 at $T_A = 25^\circ\text{C}$

参数	符号	最小	典型	最大	单位
功率电源	VM	8	-	32	V
逻辑输入电压	V_{IN}	0	-	5.25	V
连续输出电流	I_{OUT}	0	-	0.8	A
参考电压	V_{REF}	1	-	3.5	V

- (1) 所有VM管脚必须连接到同一个供电电源。
- (2) 芯片大电流工作时，做好芯片散热。
- (3) 当VREF 上的电压为 0V 至 1V 区间，其工作精度是不保证的。



推荐外围设置

- 1、 DECA Y：衰减模式选择。

DECA Y	衰减模式
L	慢衰减
悬空	混合衰减
H	快衰减

建议 DECA Y 脚悬空，选择混合衰减使用。

- 2、 V3P3 电容：0.1uF/10V
 3、 R_{SENSE} 电阻，根据 V_{REF} 和目标电流合理设置

$$I_{TRIPmax} = V_{REF} / (5 \times R_S)$$

根据目标电流，合理选择 R_{SENSE} 电阻和 V_{REF} 参考电压，使得 $V_{SENSE} = I_{MAX} \times R_{SENSE}$ 在 0.35V~0.45V 之间，然后

根据 $V_{REF} = 5 \times V_{SENSE}$ 选择参考电压输入。

- 4、 逻辑控制说明

信号	H	L
nSLEEP	正常工作	休眠
nRESET	正常工作	复位
xENBL	正常工作	输出关闭

电气特性 at $T_A = 25^\circ\text{C}$, $V_M = 24\text{ V}$

参数		测试条件	最小	典型	最大	单位
电源供电						
I_{VM}	VM 静态工作电流	$f_{PWM} < 50\text{ kHz}$		7.5	10	mA
I_{VMQ}	VM 休眠电流	$nSLEEP = 0\text{ V}$		10	20	μA
V_{UVLO}	VM 欠压锁定值	VM 上升		7.2	7.5	V
V_{HYS}	VM 欠压迟滞			500		mV
逻辑输入						
V_{IL}	逻辑输入低电压			0.6	0.7	V
V_{IH}	逻辑输入高电压		2		5.25	V
V_{HYS}	逻辑输入迟滞			0.45		V
I_{IL}	逻辑输入电流_低电平	$V_{IN} = 0\text{ V}$	-20		20	μA
I_{IH}	逻辑输入电流_高电平	$V_{IN} = 3.3\text{ V}$			100	μA
R_{pd}	输入内部下拉电阻	nSLEEP		1		$\text{M}\Omega$
		AEN、BEN (上拉至 V3P3)		100		$\text{k}\Omega$
		其他		100		$\text{k}\Omega$
t_{DEG}	输入防抖动延迟			450		ns
nFAULT 输出 (开漏输出)						
V_{OL}	输出低电平	$I_O = 5\text{ mA}$			0.5	V
I_{OH}	输出高电平漏电流	$V_O = 3.3\text{ V}$			1	μA
DECAY 输入						
V_{IL}	输入低电平阈值		0		0.8	V
V_{IH}	输入高电平阈值		2			V
I_{IN}	输入电流		-40		40	μA
H 桥 FETS						
$R_{DS(ON)}$	高侧 FET 导通电阻	$I_O = 0.5\text{ A}$, $T_J = 25^\circ\text{C}$		600		m Ω
		$I_O = 0.5\text{ A}$, $T_J = 85^\circ\text{C}$		700		
	低侧 FET 导通电阻	$I_O = 0.5\text{ A}$, $T_J = 25^\circ\text{C}$		600		
		$I_O = 0.5\text{ A}$, $T_J = 85^\circ\text{C}$		700		



I _{OFF}	输出关断漏电流		-1		1	uA
电机驱动						
f _{PWM}	电流控制 PWM 频率	内部 PWM 频率		50		kHz
t _r	上升时间	VM = 24V, 22Ω to GND, 10% to 90%		180		ns
t _f	下降时间	VM = 24V, 22Ω to GND, 10% to 90%		150		ns
t _{DEAD}	死区时间			400		ns
保护电路						
I _{OCP}	过流峰值		1.5		3	A
t _{DEG}	OCP 防抖动延时			1.8		us
t _{OCP}	OCP 保护时间周期			5		ms
t _{TSD}	过温阈值	结温	150	160	170	°C
电流控制						
I _{REF}	xVREF 输入电流	xVREF = 3.3V	-3		3	uA
V _{TRIP}	xISEN 峰值电压	xVREF = 3.3 V, 100% 电流配置	636	660	685	mV
		xVREF = 3.3 V, 71% 电流配置	445	469	492	
		xVREF = 3.3 V, 38% 电流配置	225	251	276	
A _{ISEN}	ISEN 电流增益			5		V/V
t _{BLANK}	消隐时间			1.5		us
休眠模式						
t _{WAKE}	休眠唤醒时间	nSLEEP 上升到 H 桥开启		50	200	us

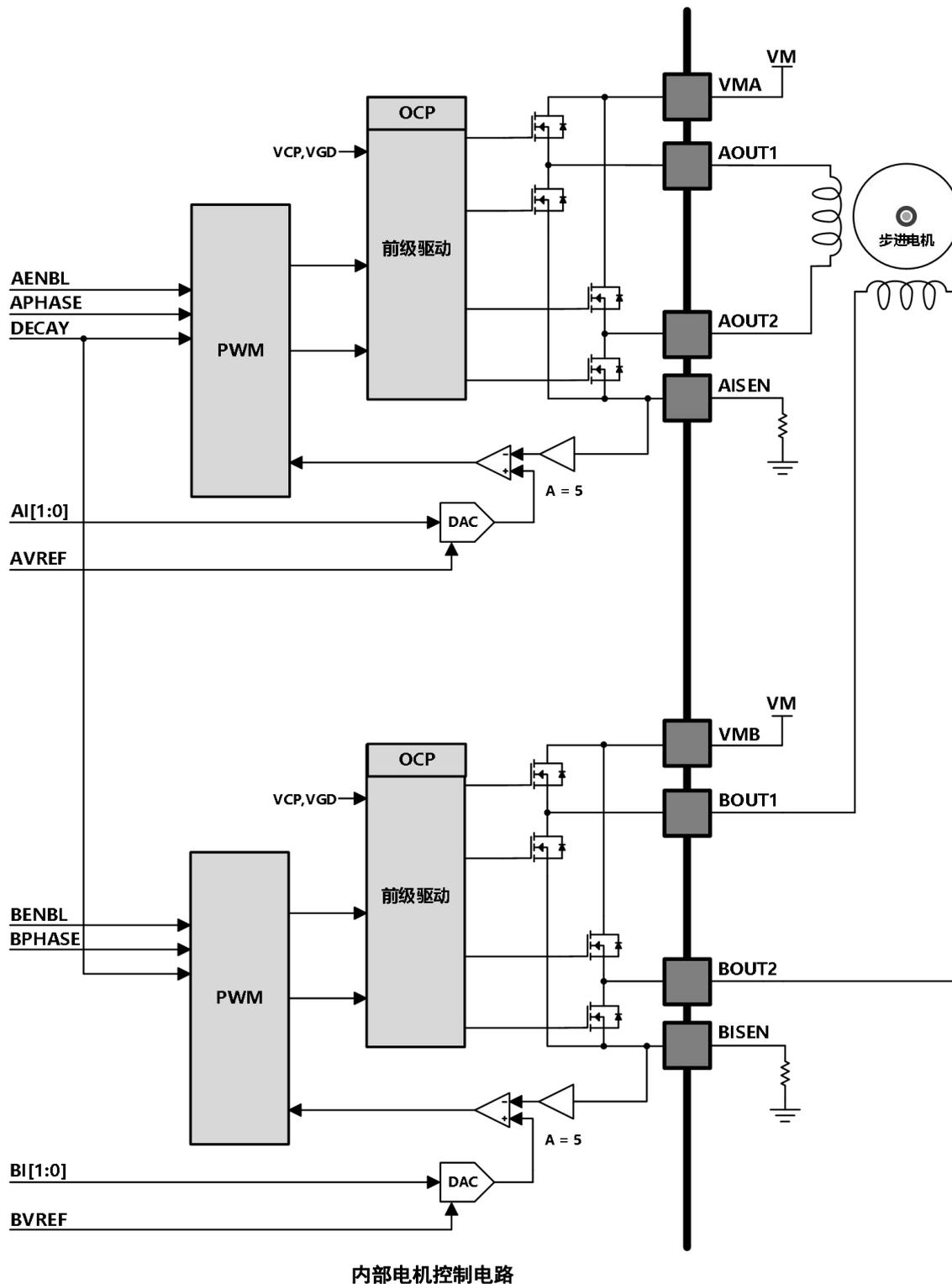


模块功能描述

AT8812C 为刷式直流电机或者步进电机提供一种集成的驱动方案。芯片内部集成双通道 H 桥和整流电路。AT8812C 的供电范围为 8V 到 32V，并提供 1.2A 的连续输出。简单的 PWM 接口允许简单的接口控制电路。衰减模式通过 DECAY 选择。AT8812C 还包含一个低功耗休眠模式，允许不需要驱动电机的时候节省功耗。

PWM 电机驱动

AT8812C 包含两路 H 桥电机驱动电路，使用 PWM 电流控制。下图显示电路功能模块：



注：所有的 VM 管脚需连接在一起。



H 桥控制逻辑

输入管脚 xPHASE 控制 H 桥的电流方向，xENBL 控制 H 桥的使能。下表显示了彼此间的逻辑关系。

xENBL	xPHASE	xOUT1	xOUT2	说明
0	x	L	L	刹车
1	1	H	L	正向
1	0	L	H	反向

H 桥控制逻辑表

电流控制

通过固定频率的 PWM 电流整流器，流过电机驱动桥臂的电流是被限制的或者说是被控制的。在 DC 电机应用中，电流控制功能作用于限制开启电流和停转电流。在步进电机应用中，电流控制功能始终存在。

当一个 H 桥被使能，流过相应桥臂的电流以一个斜率上升，此斜率由直流电压 VM 和电机的电感特性决定。当电流达到设定的阈值，驱动器会关闭此电流，直到下一个 PWM 循环开始。注意，在电流被使能的那一刻，xISEN 管脚上的电压是被忽略的，经过一个固定时间后，电流检测电路才被使能。这个消隐时间一般固定在 1.88us。这个消隐时间同时决定了在操作电流衰减时的最小 PWM 时间。

PWM 目标电流是由比较器比较连接在 xISEN 管脚上的电流检测电阻上的电压乘以一个 5 倍因子和一个参考电压决定。参考电压通过 xVREF 输入，可通过 2bits DAC 设置 100%、71%、38% 电流水平。以下公式为 100% 计算目标电流：

$$I_{CHOP} = \frac{V_{REFX}}{5 \times R_{ISENSE}}$$

举例：假如使用了一个 0.5Ω 的电阻，参考电压为 3.3V，此时目标电流为 1.32A。

注意：假如电流控制功能不需要使用，xISEN 管脚需直接接地。

xI1、xI0 两个输入引脚控制 H 桥的电流台阶，对应关系如下表：

xI1	xI0	相对电流
1	1	0
1	0	38%
0	1	71%
0	0	100%

注：当 xI1 和 xI0 都为 1 时，H 桥关闭，没有电流流通。

衰减模式

在 PWM 电流整流期间，H 桥被使能，这样驱动流过电机桥臂的电流直到 PWM 斩波电流阈值达到。电流路径在下图的示例①中描述。图中描述的电流方向定义为正向。

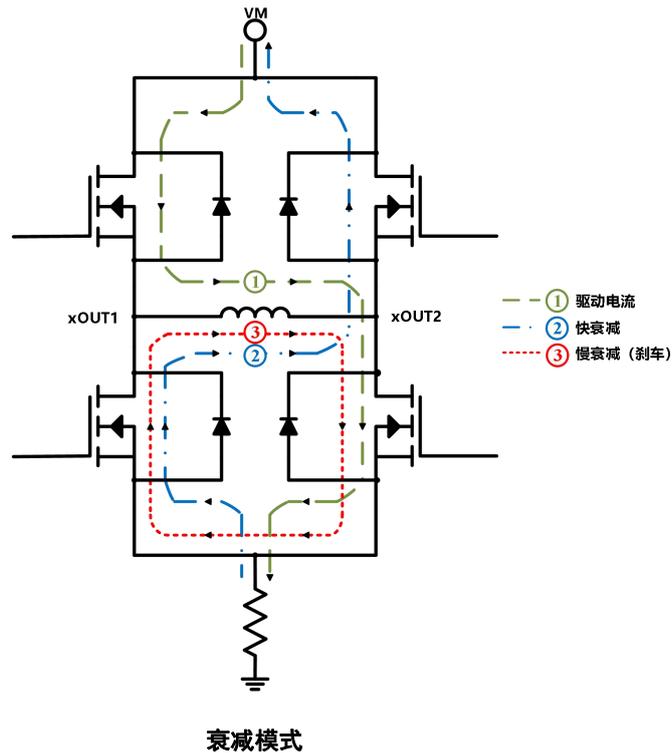
一旦 PWM 斩波电流阈值达到，H 桥可以工作在两种不同的状态，快衰或者慢衰。

在快衰减模式，一旦 PWM 斩波电流阈值达到，H 桥反转输出状态，使得桥臂电流反方向流通。当桥臂电流接近 0 时，H 桥被禁止，这样防止反向电流流通。快衰减电流路径在下图的示例②表示。

在慢衰减模式，通过使能两路低压侧的 FET，使得桥臂电流续流，下图示例③表示了慢衰减的电流路径。

AT8812C 支持快衰、慢衰和混合衰减，由 DECAY 的输入状态决定：逻辑低电平选择慢衰减；开路选择混合衰减；高电平选择快衰减。DECAY 管脚内置 130KΩ 的上拉电阻和 80KΩ 的下拉电阻。所以当 DECAY 管脚开路或者不使用时，默认的衰减方式是混合衰减。

在混合衰减模式，开始是快衰减，经过一段固定关闭时间（PWM 周期的 33%），开启慢衰减，直至 PWM 周期结束。



nSLEEP、nRESET 输入逻辑

nRESET 管脚输入低电平时，芯片复位内部逻辑，同时禁止 H 桥，所以逻辑输入是被忽略的。

nSLEEP 管脚输入为低电平时，器件将进入休眠模式，从而大大降低器件空闲的功耗。进入休眠模式后，器件的 H 桥被禁止，电荷泵电路停止工作，V3P3 输出被禁止，同时内部所有时钟也是停止工作的，所有的逻辑输入都被忽略。当其输入翻转为高电平时，系统恢复到正常的操作状，为了内部电荷泵恢复稳定工作，在 nSLEEP 恢复高电平并延时 200us 后再进行正常操作。

保护电路

AT8812C 有过流保护，过温保护和欠压保护。

过流保护 (OCP)

在每一个 FET 上有一个模拟电流限制电路，此电路限制流过 FET 的电流，从而限制门驱动。如果此过流模拟电流维持时间超过 OCP 脉冲时间，H 桥内所有 FET 被禁止，nFAULT 管脚输出一个低电平脉冲。经过一个关闭时间后（约 5ms），输出会自动尝试开启。

H 桥上臂和下臂上的过流条件是被独立检测的。对地短路，对 VM 短路，和输出之间短路，都会造成过流关闭。注意，过流保护不使用 PWM 电流控制的电流检测电路，所以过流保护功能不作用于 xISEN 电阻。

过温保护 (TSD)

如果结温超过安全限制阈值，H 桥的作用 FET 被禁止，nFAULT 管脚输出低电平。一旦结温降到一个安全水平，所有操作会自动恢复正常。

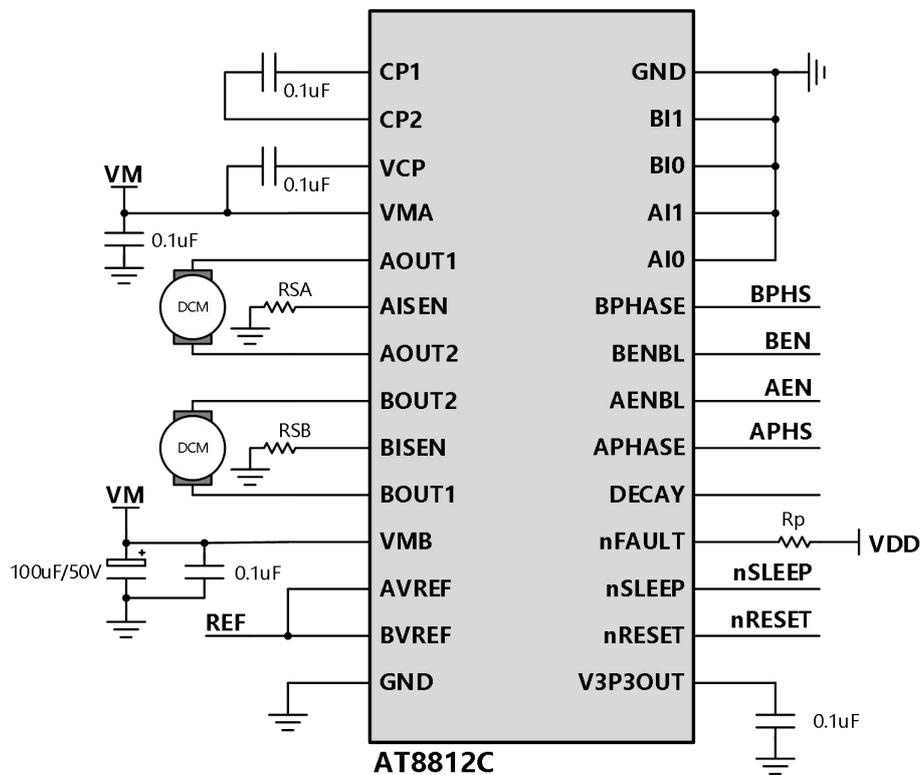
欠压锁定保护(UVLO)

在任何时候，如果 VM 管脚上的电压降低到低于欠压锁定阈值，内部所有电路会被禁止，内部所有复位。当 VM 上的电压上升到 UVLO 以上，所有功能自动恢复。



电路应用信息

两路刷式 DC 电机控制



若不需要电流限制，可将 RS1、RS2 限流电阻省去。有刷 DC 设置限流电阻是为了限制电机启动或者堵转时候的最大电流。

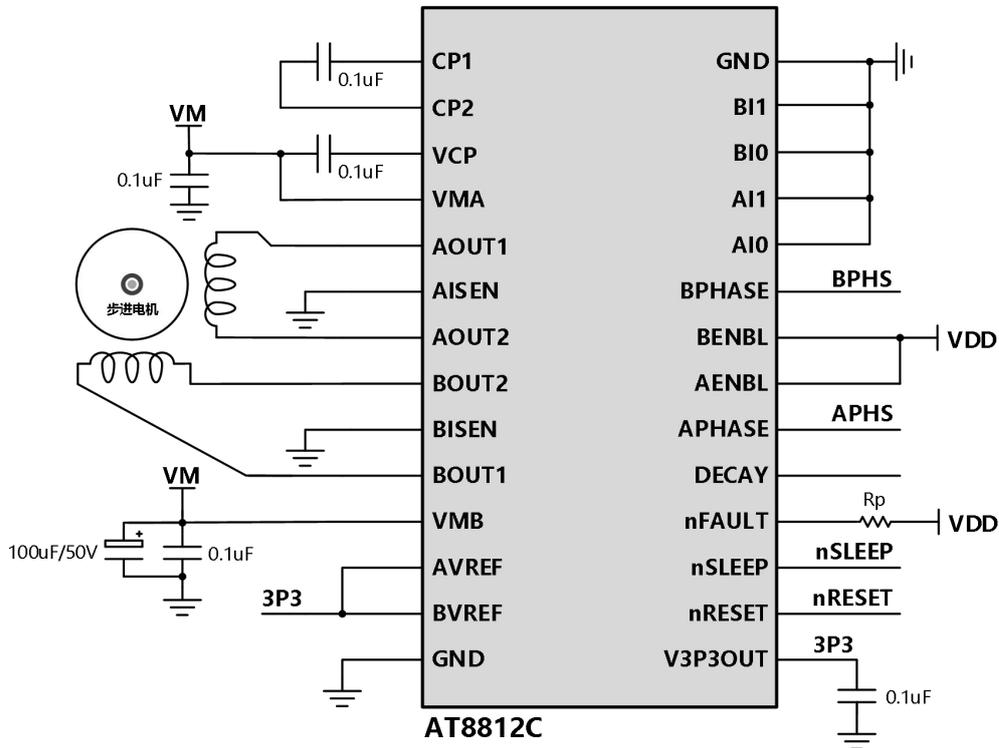
EN	PHS	OUT
1	0	正方向
1	1	反方向
0	x	刹车



6	55.56	55.56	1	83.15	83.15	1
7	38.27	38.27	1	92.39	92.39	1
8	19.51	19.51	1	98.08	98.08	1
9	0	0	X	100	100	1
10	-19.51	19.51	0	98.08	98.08	1
11	-38.27	38.27	0	92.39	92.39	1
12	-55.56	55.56	0	83.15	83.15	1
13	-70.71	70.71	0	70.71	70.71	1
14	-83.15	83.15	0	55.56	55.56	1
15	-92.39	92.39	0	38.27	38.27	1
16	-98.08	98.08	0	19.51	19.51	1
17	-100	100	0	0	0	x
18	-98.08	98.08	0	-19.51	19.51	0
19	-92.39	92.39	0	-38.27	38.27	0
20	-83.15	83.15	0	-55.56	55.56	0
21	-70.71	70.71	0	-70.71	70.71	0
22	-55.56	55.56	0	-83.15	83.15	0
23	-38.27	38.27	0	-92.39	92.39	0
24	-19.51	19.51	0	-98.08	98.08	0
25	0	0	X	-100	100	0
26	19.51	19.51	1	-98.08	98.08	0
27	38.27	38.27	1	-92.39	92.39	0
28	55.56	55.56	1	-83.15	83.15	0
29	70.71	70.71	1	-70.71	70.71	0
30	83.15	83.15	1	-55.56	55.56	0
31	92.39	92.39	1	-38.27	38.27	0
32	98.08	98.08	1	-19.51	19.51	0



PHS 端 PWM 控制应用



本方案适用范围：较高内阻双极步进电机，确保 $VM / R < I_{OCP}$,

VM 为电机电源，R 电机内阻+芯片内阻+线路电阻总和， I_{OCP} 芯片过流值，若步进电机的内阻很小，如果供电电压又较高，这样在本方案中，容易造成芯片过流保护，或者瞬间电流会冲很高。

PHS PWM 高细分解决方案，实现步进电机更平滑的电流变化，电机工作更静音。

方案原理：

MCU 内预置正弦电流表，随着微步进改变占空比，设定 50% 占空比为 0 电流。

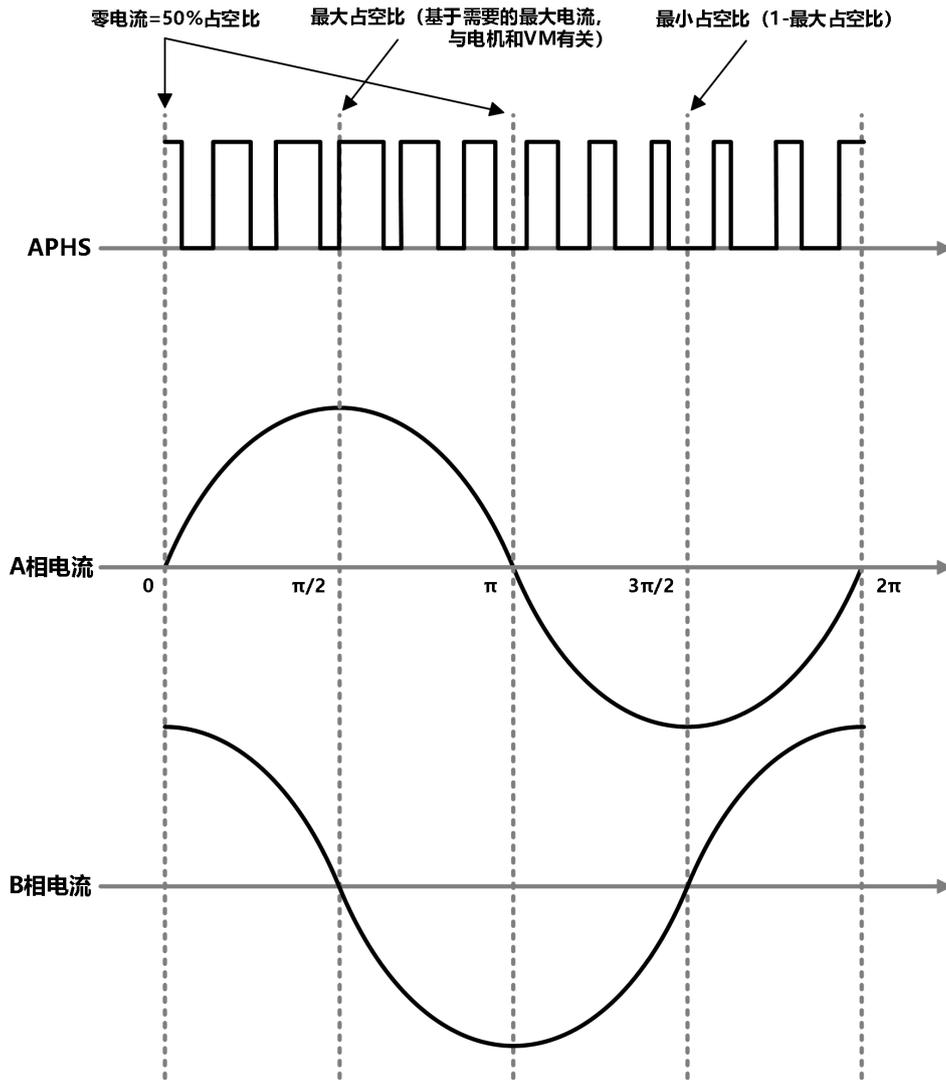
最大（或最小）占空比由目标电流确定。注意，同样最大占空比下，不同电机、不同工作电压都会产生不同的最大电流，所以需根据具体方案确定合适的最大占空比。

电机线圈 1 和线圈 2 的相位相差 $\pi/2$ 。

建议选择 PWM 频率 $> 20\text{kHz}$ ，这样使得可闻噪声超出人声之外，试验中选用 50kHz 测试。

注意事项：

1. nRESET 控制：针对部分应用，上电会出现大电流情况，需控制上电时序。
VBB 上电，nRESET 拉低，MCU PWM 初始化，PHSA、PHSB 50% 占空比，nRESET 拉高，芯片正常工作。（nRESET 维持低的时间，最好能确保电源上电已稳定，电解电容充满电）
2. V3P3 电容：典型应用中由 1uF 改为 0.1uF，降低芯片上电启动时间。



图中，只显示 PHSA 的波形，PHSB 与 PHSA 相差 90° 。即 PHA 为 50%占空比时，PHSB 为最大或者最小占空比，反之亦然。注意 PHS_x 变化曲线得接近正弦或者余弦变化，是以 50%为中心对称。



版图注意事项

PCB 板上应覆设大块的散热片，地线的连接应有很宽的地线覆线。为了优化电路的电特性和热参数性能，芯片应该直接紧贴在散热片上。

对电极电源 VM，应该连接不小于 47 μ F 的电解电容对地耦合，电容应尽可能的靠近器件摆放。

为了避免因高速 dv/dt 变换引起的电容耦合问题，驱动电路输出端电路覆线应远离逻辑控制输入端的覆线。逻辑控制端的引线应采用低阻抗的走线以降低热阻引起的噪声。

地线设置

芯片所有的地线都应连接在一起，且连线还应改尽可能的短。一个位于器件下的星状发散的地线覆设，将是一个优化的设计。

在覆设的地线下方增加一个铜散热片会更好的优化电路性能。

电流取样设置

为了减小因为地线上的寄生电阻引起的误差，马达电流的取样电阻 R_S 接地的地线要单独设置，减小其他因素引起的误差。单独的地线最终要连接到星状分布的地线总线上，该连线要尽可能的短，对小阻值的 R_S ，由于 R_S 上的压降 $V = I \times R_S$ 为 0.5V，PCB 上的连线压降与 0.2V 的电压将显得不可忽视，这一点要考虑进去。

PCB 尽量避免使用测试转接插座，测试插座的连接电阻可能会改变 R_S 的大小，对电路造成误差。 R_S 值的选择遵循下列公式：

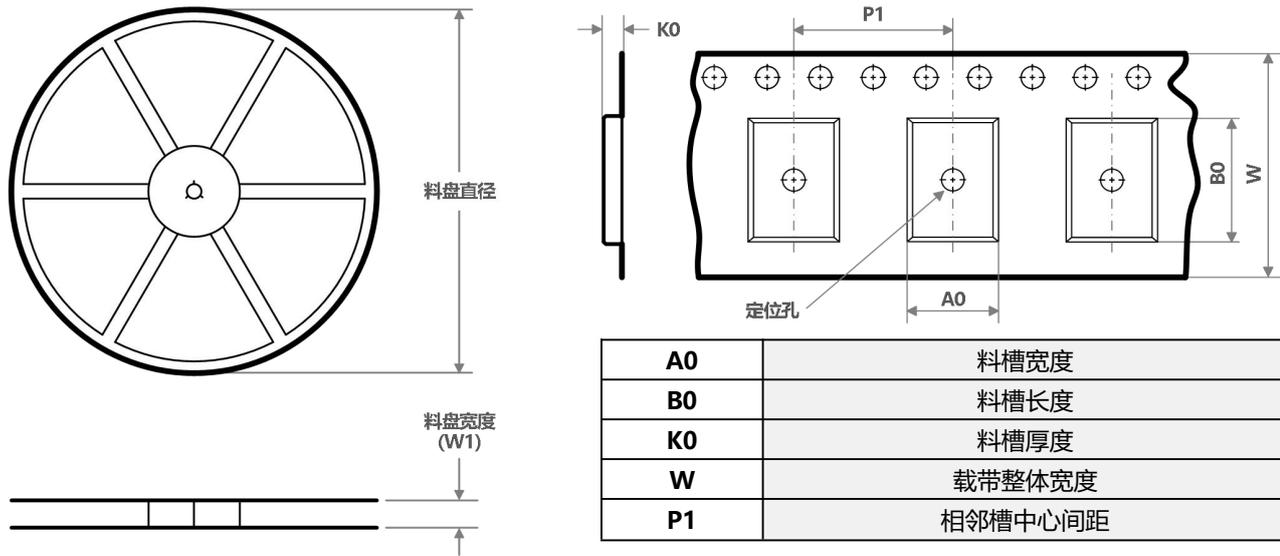
$$R_S = 0.5 / I_{TRIPmax}$$

热保护

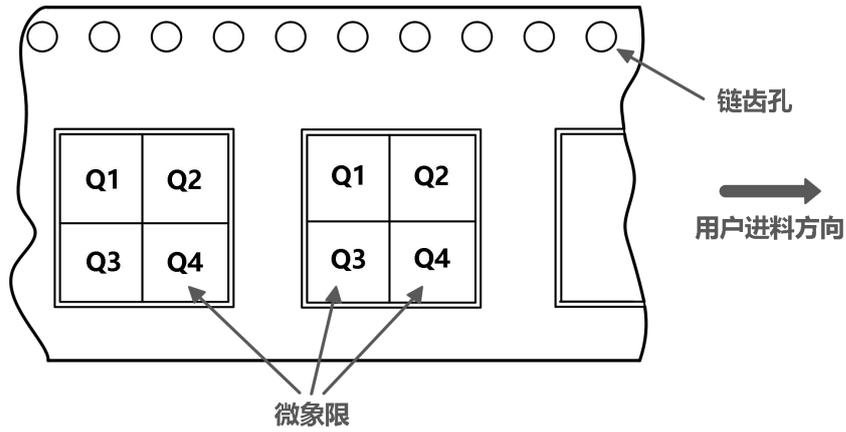
当内部电路结温超过 160 $^{\circ}$ C 时，过温模块开始工作，关断内部多有驱动电路。过温保护电路只保护电路温度过高产生的问题，而不应对输出短路的情况产生影响。热关断的阈值窗口大小为 35 $^{\circ}$ C。



编带料盘信息



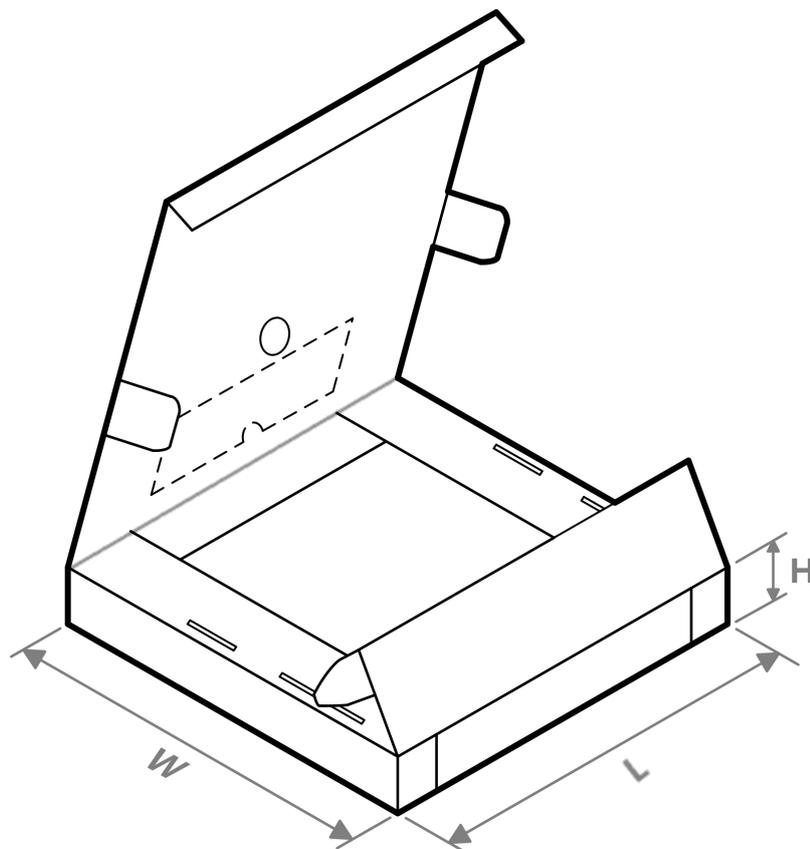
编带 PIN1 方位象限分配



器件	封装类型	封装标识	管脚数	SPQ	料盘直径 (mm)	料盘宽度 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
AT8812C	ETSSOP	-	28	3000	330	16	6.8	10.1	1.6	8	16	Q1



编带料盘包装尺寸

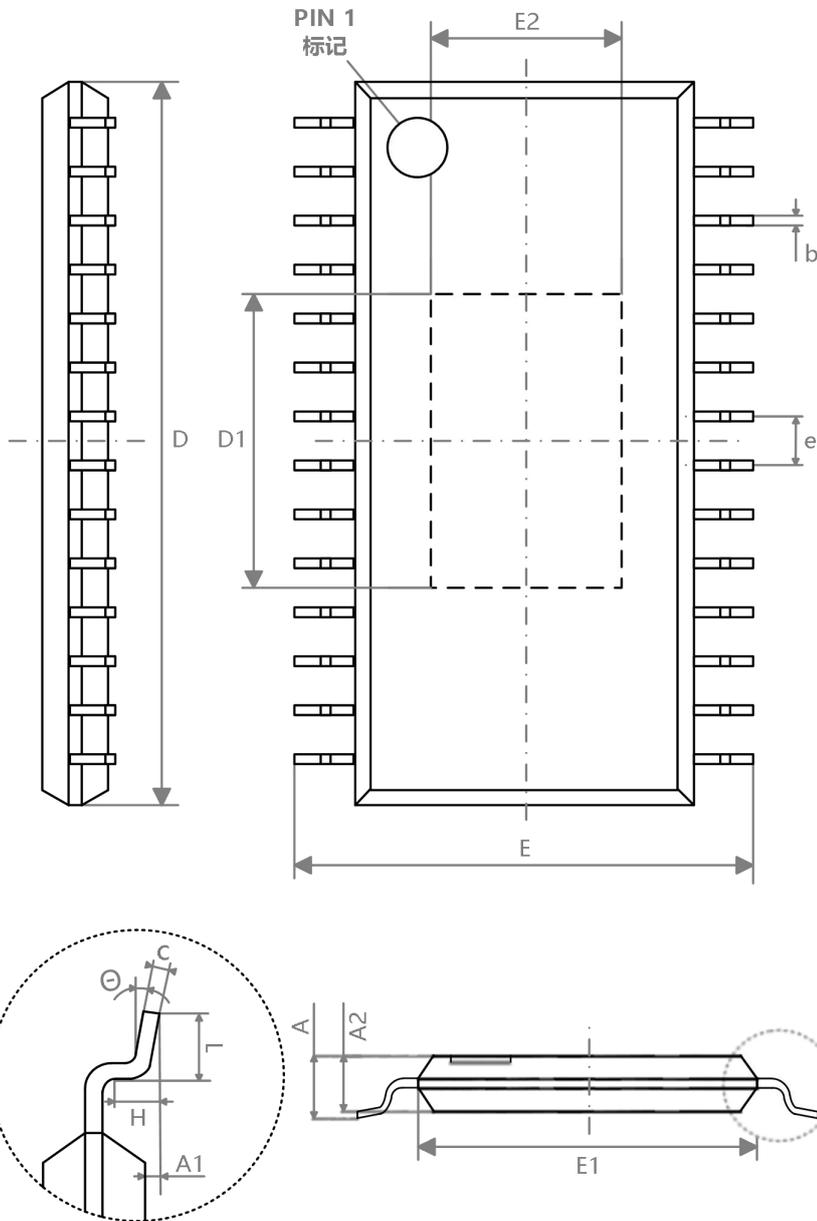


器件	封装类型	封装标识	管脚数	SPQ	长度(mm)	宽度(mm)	高度(mm)
AT8812C	ETSSOP	-	28	3000	365	365	70



封装信息

ETSSOP28



符号	毫米(mm)	
	MIN	MAX
D	9.60	9.80
D1	5.4	5.6
E	6.20	6.60
E1	4.30	4.50
E2	2.60	2.80
A	—	1.20
A1	0.05	0.15
A2	0.80	1.00
b	0.20	0.29
c	0.13	0.18
e	0.65(BSC)	
L	0.45	0.75
H	0.25(TYP)	
θ	0°	8°